

24V-ASICs

Vorhaben Nr. 16022 N/1/6

24V-ASICs für Industrieanwendungen mit kleinem Stückzahlbedarf

Abschlussbericht

Kurzfassung:

Das Ziel des Vorhabens war die Erweiterung von Anwendungsspezifischen Integrierten Schaltungen (ASICs) auf so genannte 24-Volt-Fähigkeit. Unter 24-Volt-Fähigkeit versteht man die direkte Versorgung und Ansteuerung von Sensor- bzw. Aktuator-Modulen, wie sie in der Industrieelektronik und Automatisierungstechnik sehr weit verbreitet sind, mit einer Nominalspannung von 24 Volt. Digitalschaltungen wie Prozessoren und Mikrocontroller haben relativ niedrige Betriebsspannungen von 5V, 3.3V oder kleiner. Um Komponenten mit 24V-Pegel anbinden zu können, müssen bisher Pegelwandler als zusätzliche Bausteine eingesetzt werden. Außerdem müssen in solchen Systemen mehrere unterschiedliche Versorgungsspannungen (3,3V/5V und 24V) erzeugt und verteilt werden. Durch den Einsatz von ASICs mit 24-Volt-Fähigkeit lassen sich künftig etliche Elektronikbauteile zur Spannungsversorgung, Pegelanpassung und Leistungstreiber einsparen und ermöglichen, dass Industrieelektronik kostengünstiger und kompakter realisiert werden kann. 24V-ASICs sind bislang Großserienprodukten vorbehalten, da die Herstellung an sich nur in großen Stückzahlen rentabel ist. Die 24-Volt-Fähigkeit ist in der Industrieelektronik von großer Bedeutung, da dies die Standard-Spannung in industriellen Sensor- und Steuerungs-Anwendungen ist. Durch eine Verschmelzung der 24V-Technologie mit der (auf Grundlage der 1996/97 erfolgreich durch das DFAM-/AiF-Verbundprojekt „0,8µm CMOS Semi-Custom Mixed-Signal Gate-Arrays“ geförderten) GATE FOREST®-Technologie für ASICs in Kleinmengen (typ. einige Tausend/Jahr) sollen künftig auch kleine und mittlere Unternehmen Zugang zum Entwurf und zur kostengünstigen Fertigung von 24V-ASICs erhalten. Dies bedeutet einen erheblichen Wettbewerbsvorteil für KMU.

Gemeinsam mit den beteiligten Industrieunternehmen wurde im nun abgeschlossenen Vorhaben ein Anforderungsprofil für eine 24V-ASIC-Plattform erstellt, diese Plattform entworfen, entsprechende Bibliotheksbestandteile entwickelt und zur Funktionsdemonstration auf Musterwafern gefertigt. Die daraus gewonnenen Testchips wurden auf einer eigens entwickelten Demonstrations-Leiterplatte montiert und den Industriepartnern zur Evaluierung übergeben. Die Evaluierung brachte insgesamt sehr positive Ergebnisse hervor und zeigte, dass das Ziel des Forschungsvorhabens erreicht worden ist.

Berichtsumfang:	30 Seiten, 17 Abb., 5 Anhänge
Beginn der Arbeiten:	01.07.2009
Ende der Arbeiten:	30.06.2011
Zuschussgeber:	BMWi / IGF-Nr. 16022 N/1/6
Forschungsstelle:	Institut für Mikroelektronik Stuttgart Leiter: Prof. Dr.-Ing. Joachim Burghartz
Bearbeiter und Verfasser:	Dipl.-Ing.(FH) Thomas Deuble
Vorsitzender des Projektbegleitenden Ausschusses:	Thomas Pilz, Geschäftsführer, Pilz GmbH & Co. KG
Vorsitzender wiss. Beirat:	Dipl.-Ing. Josef Schwarz, ZF Friedrichshafen AG, Friedrichshafen